

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-65444

(43) 公開日 平成10年(1998) 3月6日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所	
H 0 3 B	5/12		H 0 3 B	5/12	G
H 0 3 L	7/099		H 0 3 L	7/08	F
	7/183			7/18	B

審査請求 有 請求項の数 3 O L (全 6 頁)

(21) 出願番号 特願平8-219830

(22) 出願日 平成8年(1996) 8月21日

(71) 出願人 390010179

埼玉日本電気株式会社

埼玉県児玉郡神川町大字元原字豊原300番
18

(72) 発明者 竹野 信征

埼玉県児玉郡神川町大字元原字豊原300番
18 埼玉日本電気株式会社内

(74) 代理人 弁理士 京本 直樹 (外2名)

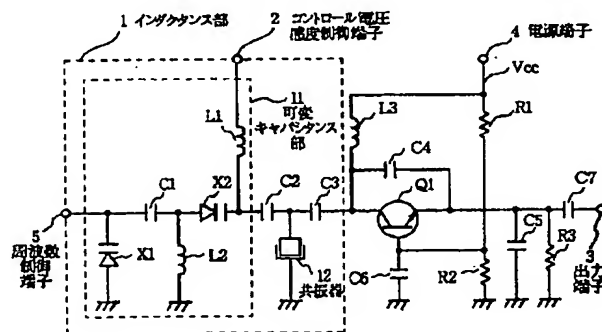
(54) 【発明の名称】 電圧制御発振器及びこの発振器を使用したPLL

周波数シンセサイザ

(57) 【要約】

【課題】 高速に周波数の切替ができるようにする。

【解決手段】 コルピッツ型発振器のコレクターベース間に接続した誘導性インピーダンスを示すインダクタンス部1に具備したインダクタンス素子に並列に接続され、印加される逆バイアス電圧によって静電容量を変化させて、前記コルピッツ型発振器の発振周波数を変化させる第1のバリキャップダイオードX1を備える電圧制御発振器21において、第2のバリキャップダイオードX2をインダクタンス素子と第1のバリキャップダイオードX1との間に直列に接続し、このバリキャップダイオードX2に印加する逆バイアス電圧によってこのバリキャップダイオードX2の静電容量を変化させ、インダクタンス素子に対する第1のバリキャップダイオードX1の逆バイアス電圧による静電容量変化の影響を大きくすることによりコルピッツ型発振器の発振周波数を高速に変化させる。



【0017】図1において、この電圧制御発振器21は、トランジスタQ1を能動素子とし、トランジスタQ1のベースをコンデンサC6で高周波的に接地したコルピッツ型の発振器である。トランジスタQ1のコレクタ-エミッタ間には容量性インピーダンスを示すコンデンサC4を、エミッターベース間には容量性インピーダンスを示すコンデンサC5を、コレクタには誘導性インピーダンスを示すインダクタンス部1をそれぞれ接続している。トランジスタQ1のコレクタには発振信号リーク防止用のインダクタンスL3を介して電源端子4から電源電圧Vccが供給され、ベースには電源電圧Vccを抵抗器R1とR2とで分圧した電圧が供給され、また、エミッタ抵抗器R3を介して接地されている。この電圧制御発振器21の出力信号34はコンデンサC7を通して出力端子3に出力される。

【0018】インダクタンス部1は、この電圧制御発振器21の発振周波数において誘導性インピーダンスを示すインダクタンス素子である例えば共振器12と、この共振器12に結合コンデンサC2を介して接続した可変キャパシタンス部11とを備える。可変キャパシタンス部11は、周波数制御端子5に印加される制御電圧V3に対応して静電容量が変化し、この静電容量変化に対応して電圧制御発振器21の発振周波数が変化する。外部より印加する制御電圧に対する周波数変化(例えば4MHz/V)を示すコントロール電圧感度(制御電圧対発振周波数変化比)を制御するための電圧を印加するコントロール電圧感度制御端子2には、ある一定の制御電圧V1を印加している。なお、コンデンサC2及びC3は、可変キャパシタンス部11と共振器12との間及び共振器12とトランジスタQ1のコレクタとの間の直流阻止を行うと共に発振信号成分を通過させる結合コンデンサであり、発振周波数に対してほぼ零インピーダンスを呈する。共振器12は、一般に水晶振動子や誘電体共振器等の共振の鋭さを示すQの値が高い共振器を用いるが、ストリップライン共振器等、Qの値が比較的低い共振器を用いることもある。また、共振器12をインダクタンスに置き換えも可能である。

【0019】可変キャパシタンス部11は、第1のバリキャップダイオードX1と第2のバリキャップダイオードX2とを備え、第1のバリキャップダイオードX1のカソードは周波数制御端子5及びコンデンサC1の一端に接続され、アノードは接地されている。コンデンサC1の他端は、第2のバリキャップダイオードX2のアノードに接続され、第2のバリキャップダイオードX2のカソードは結合コンデンサC2に接続すると共にインダクタンスL1を介してコントロール電圧感度制御端子2に接続されている。ここで、第2のバリキャップダイオードX2は、コンデンサC1とコンデンサC2の間に位置していればよく、第2のバリキャップダイオードX2の接続方向を逆にしカソードをコンデンサC1にアノ-

ードをコンデンサC2に接続しても良い。なお、コンデンサC1は、第1のバリキャップダイオードX1と第2のバリキャップダイオードX2との間の直流阻止を行っており、コンデンサC2、C3と同様の働きをする。インダクタンスL1及びインダクタンスL2は、第2のバリキャップダイオードX2に逆バイアス電圧を印加しており、発振周波数に対して影響しない高いインピーダンスを呈する。

【0020】定常動作時はコントロール電圧感度制御端子2にある一定の制御電圧V1(定常動作時設定電圧)を印加しこの電圧V1が第2のバリキャップダイオードX2に掛かり、このときの第2のバリキャップダイオードX2の静電容量(定常動作時静電容量)を図3の

(a)に示したようにCX1とする。ここで、ある一定の制御電圧V1とは、この制御電圧V1をコントロール電圧感度制御端子2に印加したときにこの電圧制御発振器21の信号対雑音電力比であるS/Nが所望のS/Nとなるときの制御電圧である。そして、周波数を切替えることを示す引き込み動作を行うときは、コントロール電圧感度制御端子2に制御電圧V1よりも低い制御電圧V2(引き込み動作時設定電圧)を印加することにより、第2のバリキャップダイオードX2の静電容量(引き込み動作時静電容量)がCX1より大きなCX2に変化する。制御電圧V2を制御電圧V1より低い電圧に設定し第2のバリキャップダイオードX2の静電容量を増大させることにより、発振周波数に対するインピーダンスを低くして、インダクタンス素子である共振器12に対する第1のバリキャップダイオードX1の逆バイアス電圧による静電容量変化の影響を大きく見せることにより、コントロール電圧感度を大きくし、周波数切り替え時に高速に引き込み動作を行う。引き込み動作開始後は、コントロール電圧感度制御端子2には制御電圧V2をrmsの間印加し、その後はコントロール電圧感度制御端子2に制御電圧V1を印加し第2のバリキャップダイオードX2の静電容量をCX1に変化させ所望のS/Nに戻す。周波数引き込み時の制御電圧V2の印加時間rmsは、周波数切り替え時間より短く設定することにより、第2のバリキャップダイオードX2の静電容量をCX2からCX1に変化させたときの可変キャパシタンス部11のインピーダンス変化によって、切り替え後の周波数が不安定になるのを防いでいる。

【0021】図3(b)は、第1のバリキャップダイオードX1の逆バイアス電圧による静電容量の変化を示す。ここでは、静電容量が小から大に変化したときの例を示したが、静電容量が大から小に変化するときには左上から右下に下がるグラフとなる。図3(c)は、

(a)と(b)とで示したように制御をしたときの周波数の変化を示す。すなわち、第1のバリキャップダイオードX1の静電容量は、周波数f1からf2へ切り替わる間、周波数切替時の引き込み動作開始点から第2のバ

リキャップダイオードX2の静電容量切り替え点まで急激に増加し、それ以降引き込み動作終了点までは、第2のバリキャップダイオードX2の静電容量がC X 1時の増加を示し、周波数がf 2になると一定値に落ち着く。

【0022】また、コントロール電圧感度制御なしの場合の周波数切り替え時間を例えば α msとすると、コントロール電圧感度制御有りの場合は第2のバリキャップダイオードX2の静電容量がC X 1からC X 2へ γ msの間増加するため、周波数切り替えが β msで終了する($\alpha > \beta > \gamma$)。なお、周波数引き込み時の制御電圧V 2を印加している時間 γ msは一定でなくてもよく、任意の切り替え周波数幅毎に設定してよい。

【0023】図2は、本発明の電圧制御発振器を使用したPLL周波数シンセサイザの一つの実施の形態を示すブロック図である。

【0024】図2に示す本実施の形態の電圧制御発振器21を使用したPLL周波数シンセサイザは、基準周波数で発振する基準信号30を出力する基準発振器24と、帰還信号31と基準信号30とを入力しこれらの信号の有する周波数から位相差を検出し位相信号a 32を出力する位相比較器23と、位相信号a 32から高調波信号を除き位相信号b 33として出力するループフィルタ22と、第2のバリキャップダイオードX2に印加する逆バイアス電圧(制御電圧V 1)を示す制御信号と位相信号b 33とを入力し、周波数を高速に切替えてこの周波数を有する出力信号34を出力する前記電圧制御発振器21と、出力信号34の周波数を指定する信号を入力し出力周波数を有する出力信号34を帰還周波数を有する帰還信号31に変換して出力する可変分周器25とにより構成されている。

【0025】次に、本実施の形態の電圧制御発振器21を使用したPLL周波数シンセサイザの動作を説明する。

【0026】基準発振器24は、基準周波数で発振する基準信号30を出力する。位相比較器23は、帰還信号31と基準信号30とを入力し帰還信号31の有する帰還周波数と基準信号30の有する基準周波数との乗算処理を行い、帰還周波数と基準周波数との位相差と位相誤差となる高調波信号を含んだ位相信号a 32を出力する。ループフィルタ22は、位相信号a 32から位相誤差となる高調波信号を除き位相信号b 33として出力する。前記電圧制御発振器21は、第2のバリキャップダイオードX2に印加する逆バイアス電圧を示す制御信号と位相信号b 33とを入力し、周波数を高速に切替えてこの周波数を有する出力信号34を出力する。可変分周器25は、出力信号34の周波数を指定する出力周波数指定信号35を入力し出力周波数の有する出力信号34を帰還周波数を有する帰還信号31に変換して出力する。

【0027】

【発明の効果】以上説明したように、本発明の電圧制御発振器によれば、コントロール電圧感度を変化させるバリキャップダイオードを設け、外部より印加する制御電圧でこのバリキャップダイオードの静電容量を制御してコントロール電圧感度を大きくして高速に周波数を引き込むため、高速に周波数の切替ができる。

【0028】また、本発明の電圧制御発振器を使用したPLL周波数シンセサイザによれば、高速に周波数を引き込むことのできる電圧制御発振器を使用しているため、ループフィルタの遮断周波数を低く設定しても周波数切替を高速にできる。

【図面の簡単な説明】

【図1】本発明の電圧制御発振器の一つの実施の形態を示す回路図である。

【図2】本発明の電圧制御発振器を使用したPLL周波数シンセサイザの一つの実施の形態を示すブロック図である。

【図3】本発明の実施の形態の電圧制御発振器の動作の一例を示す図である。

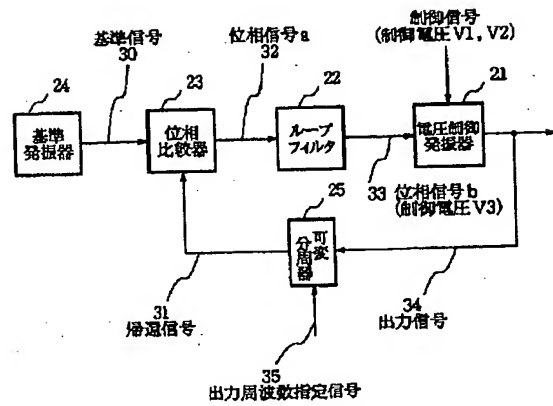
【図4】従来の電圧制御発振器を示す回路図である。

【図5】従来のPLL周波数シンセサイザを示すブロック図である。

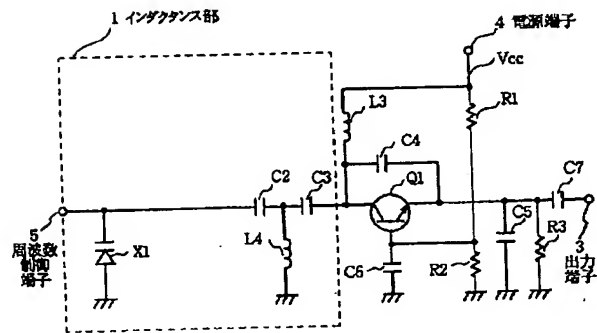
【符号の説明】

- 1 インダクタンス部
- 2 コントロール電圧感度制御端子
- 3 出力端子
- 4 電源端子
- 5 周波数制御端子
- 11 可変キャパシタンス部
- 12 共振器
- 21 電圧制御発振器
- 22 ループフィルタ
- 23 位相比較器
- 24 基準発振器
- 25 可変分周器
- 26 電圧制御発振器
- 30 基準信号
- 31 帰還信号
- 32 位相信号a
- 33 位相信号b
- 34 出力信号
- 35 出力周波数指定信号
- C1~C7 コンデンサ
- L1~L4 インダクタンス
- Q1 トランジスタ
- R1~R3 抵抗器
- X1 第1のバリキャップダイオード
- X2 第2のバリキャップダイオード

【図2】



【図4】



【図5】

